

PATENTTI- JA REKISTERIHALLITUS  
NATIONAL BOARD OF PATENTS AND REGISTRATION

Helsinki 16.12.2003

ETUOIKEUSTODISTUS  
PRIORITY DOCUMENTHakija  
ApplicantNokia Corporation  
HelsinkiPatenttihakemus nro  
Patent application no

20022297

Tekemispäivä  
Filing date

31.12.2002

Kansainvälinen luokka  
International class

G06F

Keksinnön nimitys  
Title of invention**"Menetelmä muistikomponenttien sisältöjen vertailemiseksi"**

Täten todistetaan, että oheiset asiakirjat ovat tarkkoja jäljennöksiä Patentti- ja rekisterihallitukselle alkuaan annetuista selityksestä, patenttivaatimuksista, tiivistelmästä ja piirustuksista.

This is to certify that the annexed documents are true copies of the description, claims, abstract and drawings originally filed with the Finnish Patent Office.

  
Pirjo Kalla  
TutkimussihteeriMaksu 50 €  
Fee 50 EUR

Maksu perustuu kaupp- ja teollisuusministeriön antamaan asetukseen 1027/2001 Patentti- ja rekisterihallituksen maksullisista suoritteista muutoksineen.

The fee is based on the Decree with amendments of the Ministry of Trade and Industry No. 1027/2001 concerning the chargeable services of the National Board of Patents and Registration of Finland.

Osoite:	Arkadiankatu 6 A	Puhelin:	09 6939 500	Telefax:	09 6939 5328
	P.O.Box 1160	Telephone:	+ 358 9 6939 500		Telefax: + 358 9 6939 5328
	FIN-00101 Helsinki, FINLAND				

## Menetelmä muistikomponenttien sisältöjen vertailemiseksi

### Keksinnön ala

Keksintö liittyy muistikomponentteihin, ja erityisesti muistikomponenttien sisältöjen vertailuun.

### 5 Keksinnön tausta

Elektroniikkalaitteisiin, kuten matkaviestimiin, suunnitellaan yhä monipuolisempia ja vaativampia käyttäjäsovelluksia. Esimerkiksi matkaviestintä ei käytetä enää pelkästään puhumiseen, vaan sitä käytetään yleisesti myös muun muassa kamerana, kalenterina, Internet-selaimena ja pelikoneena.

- 10 Nämä lukuisat uudet multimediasovellukset ja muut sovellukset vaativat elektroniikkalaitteelta entistä parempaa suorituskyykyä, ja etenkin suurempaa muistikapasiteettia ja pienempää energiankulutusta.

Elektroniikkalaitteiden käsittämällä muistikomponenteilla on olennainen merkitys koko elektroniikkalaitteen suorituskyykylle ja energiankulutukselle.

- 15 Tunnetun tekniikan mukaisten DRAM-muistikomponenttien (Dynamic Random Access Memory) ongelmana on etenkin niiden suuri energiankulutus, mikä johtuu ainakin osittain DRAM-muistipiirin virkistystoiminnallisuudesta eli varauksen vahvistamisesta periodisesti. SRAM-muistikomponenttien (Static Random Access Memory) ongelmana puolestaan on niiden suuri fyysinen  
20 koko ja kallis hinta. Tunnetun tekniikan mukaisten muistikomponenttien integroiminen kannettaviin elektroniikkalaitteisiin, kuten matkaviestimiin, on siten vaikeaa muistikomponenttien suuren energiankulutuksen ja fyysisen koon vuoksi. Ongelmina ovat lisäksi DRAM- ja SRAM-muistikomponentteihin tallennetun tiedon häviäminen tehonsyötön päättyessä, eri muisti-  
25 komponenttien välinen synkronointi ja tiedostojen ja tiedostojärjestelmien korruptoituminen.

- Julkaisun US 5404485 (Ban) tunnetulla ratkaisulla tietoa voidaan kirjoittaa yhtäjaksoisesti muistikomponentin sellaisiin fyysisiin muistipaikkoihin, joihin ei ole vielä kirjoitettu mitään. Ongelmana tässä ratkaisussa on kuitenkin  
30 se, että muistikomponentin sisältöä ei tarkisteta mitenkään, vaan menetelmässä tarkastellaan ainoastaan muistikomponentin tilaa, eli esimerkiksi sitä, onko muistikomponenttiin kirjoitettu tai onko muistikomponentin sisältö tyhjä.

## Keksinnön lyhyt selostus

Keksinnön tavoitteena on siten kehittää menetelmä ja menetelmän toteuttava laitteisto siten, että edellä mainittujen ongelmien haittoja voidaan vähentää. Keksinnön tavoite saavutetaan menetelmällä, järjestelmällä, 5 laitteella ja ohjelmistolla, joille on tunnusomaista se, mitä sanotaan itsenäisissä patenttivaatimuksissa. Keksinnön edulliset suoritusmuodot ovat epäitsenäisten patenttivaatimusten kohteena.

Keksintö perustuu siihen, että ensimmäisen ja toisen elektroniikkalaitteen, A ja B, käsittämien muistikomponenttien, NVC(A) ja 10 NVC(B), sisältöjä verrataan seuraavasti. Ensimmäisen ja toisen elektroniikkalaitteen, A ja B, välille muodostetaan tiedonsiirtoyhteys, esimerkiksi langaton tiedonsiirtoyhteys WL, minkä jälkeen ensimmäisessä ja toisessa elektroniikkalaitteessa, A ja B, määritetään laitetunnisteet, ID(A) ja ID(B), aiempaan tiedonsiirtotapahtumaan liittyvät ensimmäiset tarkistusarvot, 15 CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), ja toiseen tiedonsiirtotapahtumaan liittyvät toiset tarkistusarvot, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B). Ensimmäiseltä elektroniikkalaitteelta A lähetetään toiselle elektroniikkalaitteelle B aloitusviesti INIT, joka käsittää ainakin ensimmäisen laitetunnisteen ID(A) sekä ensimmäisen ja toisen tarkistusarvon, CS<sub>1</sub>(A) ja CS<sub>2</sub>(A), tai tiedot niiden määrittämiseksi. 20 Ensimmäisen ja toisen elektroniikkalaitteen, A ja B, laitetunnisteita, ID(A) ja ID(B), ensimmäisiä tarkistusarvoja, CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), ja toisia tarkistusarvoja, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B), verrataan keskenään, minkä seurauksena muistikomponenttien, NVC(A) ja NVC(B), sisällöt saatetaan vastaamaan toisiaan, mikäli laitetunnisteet, ID(A) ja ID(B), ensimmäiset tarkistusarvot, CS<sub>1</sub>(A) ja 25 CS<sub>1</sub>(B), tai toiset tarkistusarvot, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B), eivät vastaa toisiaan, tai muistikomponenttien, NVC(A) ja NVC(B), sisältöjen todetaan vastaavan toisiaan mikäli laitetunnisteet, ID(A) ja ID(B), ensimmäiset tarkistusarvot, CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), ja toiset tarkistusarvot, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B), vastaavat toisiaan.

Erään edullisen suoritusmuodon mukaan muistikomponenttien, 30 NVC(A) ja NVC(B), sisältöjen todetaan vastaavan toisiaan, mikäli laitetunnisteet, ID(A) ja ID(B)), ensimmäiset tarkistusarvot, CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), ja toiset tarkistusarvot, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B), vastaavat toisiaan.

Erään toisen edullisen suoritusmuodon mukaan laitetunnisteet, ID(A) ja ID(B), lasketaan mukaan ensimmäiseen ja/tai toiseen tarkistusarvoon, 35 CS<sub>1</sub> ja/tai CS<sub>2</sub>. Ensimmäisen elektroniikkalaitteen A laitetunniste ID(A) lasketaan mukaan ensimmäiseen ja/tai toiseen tarkistusarvoon, CS<sub>1</sub>(A) ja

$CS_2(A)$ , ja toisen elektroniikkalaitteen B laitetunniste  $ID(B)$  lasketaan mukaan ensimmäiseen ja/tai toiseen tarkistusarvoon,  $CS_1(B)$  ja  $CS_2(B)$ .

Erään kolmannen edullisen suoritusmuodon mukaan toisen elektroniikkalaitteen B laitetunniste  $ID(B)$  sekä ensimmäinen ja toinen  
5 tarkistusarvo,  $CS_1(B)$  ja  $CS_2(B)$ , määritetään sen jälkeen kun toinen elektroniikkalaite B on vastaanottanut aloitusviestin INIT.

Erään neljännen edullisen suoritusmuodon mukaan toiselta elektroniikkalaitteelta B lähetetään ensimmäiselle elektroniikkalaitteelle A laitetunnisteen  $ID(B)$  sekä ensimmäisen ja toisen,  $CS_1(B)$  ja  $CS_2(B)$ ,  
10 tarkistusarvon tai tiedon niiden määrittämiseksi käsittävä kuittausviesti ACK INIT sen jälkeen kun laitetunniste  $ID(B)$  sekä ensimmäinen ja toinen tarkistusarvo,  $CS_1(B)$  ja  $CS_2(B)$ , on määritetty.

Erään viidennen edullisen suoritusmuodon mukaan laitetunnisteita,  $ID(A)$  ja  $ID(B)$ , verrataan keskenään. Tämän seurauksena muisti-  
15 komponenttien, NVC(A) ja NVC(B), sisällöt saatetaan vastaamaan toisiaan, mikäli laitetunnisteet,  $ID(A)$  ja  $ID(B)$ , eivät vastaa toisiaan, tai ensimmäisiä tarkistusarvoja,  $CS_1(A)$  ja  $CS_1(B)$ , verrataan, mikäli laitetunnisteet,  $ID(A)$  ja  $ID(B)$ , vastaavat toisiaan. Tämän seurauksena muistikomponenttien, NVC(A) ja NVC(B), sisällöt saatetaan vastaamaan toisiaan, mikäli ensimmäiset  
20 tarkistusarvot,  $CS_1(A)$  ja  $CS_1(B)$ , eivät vastaa toisiaan, tai toisia tarkistusarvoja,  $CS_2(A)$  ja  $CS_2(B)$ , verrataan, mikäli ensimmäiset tarkistusarvot,  $CS_1(A)$  ja  $CS_1(B)$ , vastaavat toisiaan. Tämän seurauksena muistikomponenttien, NVC(A) ja NVC(B), sisällöt saatetaan vastaamaan toisiaan, mikäli toiset tarkistusarvot,  $CS_2(A)$  ja  $CS_2(B)$ , eivät vastaa toisiaan.

Erään kuudennen edullisen suoritusmuodon mukaan ensimmäisiä  
25 tarkistusarvoja,  $CS_1(A)$  ja  $CS_1(B)$ , verrataan keskenään, minkä seurauksena muistikomponenttien, NVC(A) ja NVC(B), sisällöt saatetaan vastaamaan toisiaan, mikäli ensimmäiset tarkistusarvot,  $CS_1(A)$  ja  $CS_1(B)$ , eivät vastaa toisiaan, tai toisia tarkistusarvoja,  $CS_2(A)$  ja  $CS_2(B)$ , verrataan, mikäli  
30 ensimmäiset tarkistusarvot,  $CS_1(A)$  ja  $CS_1(B)$ , vastaavat toisiaan, minkä seurauksena muistikomponenttien, NVC(A) ja NVC(B), sisällöt saatetaan vastaamaan toisiaan, mikäli toiset tarkistusarvot,  $CS_2(A)$  ja  $CS_2(B)$ , eivät vastaa toisiaan.

Keksinnön mukaisella järjestelyllä saavutetaan huomattavia etuja.  
35 Eräänä etuna on se, että järjestely mahdollistaa robustin eli täsmällisen tiedonsiirron, jolloin esimerkiksi muistikomponenttien välinen tiedonsiirto

voidaan keskeyttää ja sitä voidaan myöhemmin jatkaa samasta kohtaa. Eräänä etuna on myös se, että tiedonsiirtonopeutta voidaan kasvattaa säilyttäen samalla tiedon robustisuus. Eräänä etuna on lisäksi se, että tiedon robustisuus sulkemisolosuhteissa paranee, sillä tallennettu tieto ei häviä  
 5 tehonsyötön loputtua. Eräänä etuna on myös se, että NVRAM-cache-muisti on hinnaltaan yleisesti edullisempaa kuin yhtä suuren muistikapasiteetin omaava SRAM-cache-muisti. Eräänä etuna on lisäksi se, että elektroniikkalaitteen energiankulutusta voidaan optimoida. Keksinnön mukainen järjestely voi siten yksinkertaistaa ja mahdollistaa hitaan korkean kapasiteetin omaavan  
 10 massamuistiteknologian käytön esimerkiksi matkaviestimissä.

### Kuvioiden lyhyt selostus

Keksintöä selostetaan nyt lähemmin edullisten suoritusmuotojen yhteydessä, viitaten oheisiin piirroksiin, joista:

Kuvio 1 esittää lohkokaaaviona kaksi elektroniikkalaitetta käsittävän  
 15 järjestelmän;

Kuvio 2 esittää kahden elektroniikkalaitteen rakenteiden yksinkertaistettuja lohkokaaavioita, jotka käsittävät symmetriset cache-muistikomponentit;

Kuvio 3 esittää vuokaavion kahden elektroniikkalaitteen käsittämien  
 20 muistikomponenttien sisältöjen vertailutoiminnallisuudesta;

Kuvio 4 esittää algoritmin tiedoston lukemiseksi ulkoisesta varastointilaitteesta, ja

Kuvio 5 esittää erään edullisen suoritusmuodon mukaista kahden elektroniikkalaitteen välistä tiedonsiirtoa elektroniikkalaitteiden käsittämien  
 25 muistikomponenttien sisältöjen vertailemiseksi.

### Keksinnön yksityiskohtainen selostus

Keksintöä esitetään seuraavissa esimerkeissä langattomien tiedonsiirtoyhteyksien, kuten Bluetooth-yhteyksien, pohjalta, mutta keksintöä ei kuitenkaan ole rajoitettu ainoastaan langattomiin tiedonsiirtoyhteyksiin.  
 30 Keksintöä voidaan soveltaa langattomien tiedonsiirtoyhteyksien lisäksi mihin tahansa tiedonsiirtoyhteyksiin, kuten kiinteisiin tiedonsiirtoyhteyksiin.

Elektroniikkalaitteiden käsittämällä muistikomponenteilla on olennainen merkitys koko elektroniikkalaitteen suorituskyvylle, erityisesti tiedonsiirtonopeuksille ja energiankulutukselle. Elektroniikkalaitteissa muisteja  
 35 käytetään yleisesti tiedon tallentamiseen. Eri muistityypit eroavat toisistaan

lähinnä toimintanopeuden, tallennuskapasiteetin ja tallennetun tiedon säilyvyyden suhteen. Tämän vuoksi elektroniikkalaitteet yleisesti käsittävät useita erilaisia muisteja eri käyttötarkoituksiin.

Muistit voidaan yleisesti jakaa niiden toiminnan perusteella haihtuviin (volatile) ja haihtumattomiin (non-volatile) muisteihin. Kun tehonsyöttö katkaistaan, haihtuva muisti yleisesti menettää, mutta haihtumaton muisti säilyttää tallentamansa tiedon.

RAM-muistit (Random Access Memory) ovat yleisesti haihtuvia muisteja, joihin voidaan kirjoittaa tietoa ja lukea niistä tietoa tehollisena ollessa kytkettynä. Elektroniikkalaitteen keskusyksikön CPU (Central Processing Unit) käyttämä päämuisti (main memory) on yleisesti RAM-muistia. RAM-muistit voidaan edelleen jakaa SRAM-muisteihin (Static Random Access Memory) ja DRAM-muisteihin (Dynamic Random Access Memory).

SRAM-muistisolussa tieto tallennetaan tyypillisesti bistabiiliin kiikkupiiriin, joka käsittää yleisesti neljästä kuuteen transistoria. SRAM-muistin rakenne on siten monimutkainen ja tilaavievä. SRAM-muistia käytetään sen nopeuden ja pienen energiankulutuksen vuoksi etenkin ohjelmakoodin suorittamiseen ja cache-muistina.

DRAM-muistisolu käsittää tyypillisesti yhden kondensaattorin, johon tieto tallennetaan sähköisenä varauksena, ja MOSFET-transistorin (Metal Oxide Semiconductor Field Effect Transistor), joka toimii kytkimenä kondensaattoria varattaessa ja purettaessa. Yksinkertaisen rakenteensa vuoksi DRAM-muisti on kooltaan pieni ja hinnaltaan edullinen. Esimerkiksi yhdelle integroidulle piirille voidaan implementoida miljoonia muistisoluja. Tällöin yksitransistoristen DRAM-solujen käyttö verrattuna kuustransistoristen SRAM-solujen käyttöön säästää jopa miljoonia transistoreja integroidulla piirillä. DRAM-muisti tarvitsee toimiakseen kuitenkin niin sanotun virkistystoiminnallisuuden eli varauksen vahvistamisen periodisesti. Virkistystoiminnallisuudesta huolimatta DRAM-muisti on nopea, ja sitä käytetään etenkin väliaikaiseen tiedon tallentamiseen.

ROM-muistit (Read Only Memory) ovat tyypillisesti haihtumattomia muisteja. ROM-muisti on lukumuisti eli sitä voidaan yleisesti vain lukea. Tiedon tallentaminen ROM-muistiin voi olla pysyvää tai uudelleenohjelmoitavaa, riippuen ROM-muistin valmistusteknologiasta. ROM-muistit voidaan jakaa muun muassa maski-ROM-muisteihin (Mask Read Only Memory), PROM-muisteihin (Programmable Read Only Memory) ja EPROM-muisteihin

(Erasable and Programmable Read Only Memory). Maski-ROM-muisti ohjelmoidaan jo valmistuksen yhteydessä, PROM-muistit ovat käyttäjän ohjelmoitavissa kerran ja EPROM-muistit voidaan uudelleenohjelmoida useaan kertaan. ROM-muistit ovat nopeita ja niiden energiankulutus on yleisesti vähäinen. ROM-muisteja käytetään etenkin pysyvän tiedon massatallentamiseen, kuten ohjelmien ja mikrokoodien tallentamiseen.

RAM-muisteja, joilla on RAM-muistien luku-, kirjoitus- ja tyhjennysominaisuudet, mutta jotka ovat kuitenkin haihtumattomia muisteja, kutsutaan NVRAM-muisteiksi (Non-Volatile Random Access Memories). NVRAM-muisti säilyttää siten tallentamansa tiedon, vaikka tehonsyöttö lopetetaan. NVRAM-muistin toiminta on yleisesti nopeaa, ja niitä käytetään tyypillisesti massamuisteina MM (Mass Memory) esimerkiksi matkaviestimissä. NVRAM-muisteja ovat muun muassa FeRAM-muisti (Ferroelectric Random Access Memory), MRAM-muisti (Magnetoresistive Random Access Memory) ja OUM-muisti (Ovonic Unified Memory).

Kuvio 1 esittää järjestelmää, jossa elektroniikkalaitteeseen, kuten matkaviestimeen MP (100), on implementoitu suuri massamuisti MM (104) liittämällä matkaviestimeen MP (100) toiminnallisesti toinen massamuistin käsittävä elektroniikkalaite, kuten varastointilaitte SD (102). Tällöin elektroniikkalaitteiden langattomien rajapintojen, esimerkiksi Bluetooth-rajapintojen BT-IF (106), välille muodostetaan tiedonsiirtoyhteys, esimerkiksi langaton Bluetooth-yhteys BT (108), jonka yli voidaan siirtää tietoa esimerkiksi varastointilaitteen SD (102) käsittämästä massamuistista matkaviestimen MP (100) käyttöön. Varastointilaitteella SD (102) on edullisesti oma tehonsyöttöjärjestelmä, jolloin se ei kuormita matkaviestintä MP (100). Kun varastointilaitteen SD (102) käsittämä massamuisti MM (104) on implementoitu matkaviestimeen MP (100), muistikomponentin fyysinen koko ja energiankulutus eivät ole enää ongelma.

Kuvio 2 esittää järjestelyä, jossa kahden elektroniikkalaitteen, A (200) ja B (202), langattomien rajapintojen WL-IF (204), esimerkiksi Bluetooth-rajapintojen, välille voidaan muodostaa langaton yhteys WL (206), kuten Bluetooth-yhteys. Elektroniikkalaitteet, A (200) ja B (202), käsittävät muun muassa prosessorin MCU (Micro Controller Unit) (208), joka on järjestetty määrittämään elektroniikkalaitteiden, A (200) ja B (202), identifioimiseksi käytettävät tunnisteet eli niin sanotut laitetunnisteet, ID(A) ja ID(B), sekä ensimmäiset tarkistusarvot,  $CS_1(A)$  ja  $CS_1(B)$ , ja toiset tarkistusarvot,  $CS_2(A)$  ja

CS<sub>2</sub>(B), joista ensimmäiset tarkistusarvot, CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), kuvaavat edelliseen, edullisesti vahvistettuun, tiedonsiirtotapahtumaan liittyviä tarkistusarvoja, ja toiset tarkistusarvot, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B), kuvaavat uuden tiedonsiirtotapahtuman tarkistusarvoja. Ensimmäisen elektroniikkalaitteen A  
5 laitetunniste ID(A) voidaan myös laskea mukaan ensimmäiseen ja/tai toiseen tarkistusarvoon, CS<sub>1</sub>(A) ja/tai CS<sub>2</sub>(B), ja toisen elektroniikkalaitteen B laitetunniste ID(B) voidaan laskea mukaan ensimmäiseen ja/tai toiseen tarkistusarvoon, CS<sub>1</sub>(B) ja/tai CS<sub>2</sub>(B). Prosessori MCU (208) on tyypillisesti järjestetty määrittämään laitetunnisteet, ID(A) ja ID(B), ja ensimmäiset  
10 tarkistusarvot, CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), esimerkiksi hakemalla ne muistista. Lisäksi prosessori MCU (208) on tyypillisesti järjestetty määrittämään myös toiset tarkistusarvot, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B). Elektroniikkalaitteet, A (200) ja B (202), käsittävät lisäksi muistin, kuten massamuistin MM (210), oheispiirien ja liitäntälogiikan lisäksi symmetriset muistikomponentit, kuten NVRAM-cache-  
15 muistikomponentit, NVC(A) (212) ja NVC(B) (214). Tällöin muistikomponenttien, NVC(A) (212) ja NVC(B) (214), välille voidaan aikaansaada nopea ja robusti synkronointi, mikä voi mahdollistaa esimerkiksi muistikomponenttien välisen tiedonsiirron keskeyttämisen, ja sen jatkamisen myöhemmin ilman tiedon häviämistä tai ylimääräistä energiankulutusta.

20 Erillisenä varastointilaitteena SD toimivan elektroniikkalaitteen B (202) käytön kannalta on edullista, että sen ja elektroniikkalaitteen A (202), kuten matkaviestimen, välillä siirretään mahdollisimman vähän tietoa, ja tiedonsiirto on mahdollisimman robustia ja luotettavaa. Tämä voidaan aikaansaada tarkistamalla muistikomponenttien, NVC(A) (212) ja NVC(B)  
25 (214), sisällöt mahdollisimman vähällä tiedonsiirrolla langattoman yhteyden WL (206) aloitusvaiheessa. Vähäisen tiedonsiirron ansiosta energiankulutusta voidaan vähentää elektroniikkalaitteissa.

Kuvio 3, jossa käytetään yhteisiä viitenumeroita kuvion 2 kanssa, esittää vuokaaviona cache-muistikomponenttien, edullisesti NVRAM-cache-  
30 muistikomponenttien, NVC(A) (212) ja NVC(B) (214), sisältöjen yhtenäisyyden tarkistamistoiminnallisuutta. Tarkistaminen suoritetaan edullisesti joka kerta langattoman yhteyden WL (206) aloitusvaiheessa (300). Tarkistaminen tehdään niin sanotulla kättelymenettelyllä, jossa ensimmäisen ja toisen elektroniikkalaitteen, A (200) ja B (202), välillä vaihdetaan ensimmäisen ja  
35 toisen elektroniikkalaitteen, A (200) ja B (202), laitetunnisteet, ID(A) ja ID(B), sekä erilliset tarkistusarvot, CS<sub>1</sub> ja CS<sub>2</sub>.



Kun langaton yhteys WL (206) muodostetaan (300), haetaan ensimmäisen elektroniikkalaitteen A (200) muistista ensimmäisen elektroniikkalaitteen A (200) laitetunniste ID(A) (302) tai tieto laitetunnisteen ID(A) määrittämiseksi ja edelliseen, edullisesti vahvistettuun, tiedonsiirtotapahtumaan liittyvä ensimmäinen tarkistusarvo  $CS_1(A)$  (304) tai tieto sen määrittämiseksi. Tämän jälkeen määritetään uudelle tiedonsiirtotapahtumalle toinen tarkistusarvo  $CS_2(A)$  (306). Tarkistusarvot määritetään esimerkiksi algoritmilla ja edullisesti sellaisella algoritmilla, joka huomioi jatkuvat nollajaksot. Lisäksi algoritmi edullisesti on jatkuva, jolloin keskeytyksen tapahtuessa tarkistusarvon laskemista voidaan jatkaa myöhemmin siitä kohtaa, mihin laskenta jäi ennen keskeytystä. Laitetunnisteen ID(A) (302) ja ensimmäisen tarkistusarvon  $CS_1(A)$  (304) haku sekä toisen tarkistusarvon  $CS_2(A)$  määrittäminen (306) voidaan suorittaa keskenään missä järjestyksessä tahansa.

Laitetunniste ID(A) sekä ensimmäinen  $CS_1(A)$  että toinen  $CS_2(A)$  tarkistusarvo lähetetään aloitusviestissä (308) toiselle elektroniikkalaitteelle B (202). Kun aloitusviesti (308) on vastaanotettu, haetaan toisen elektroniikkalaitteen B (202) muistista toisen elektroniikkalaitteen B (202) laitetunniste ID(B) (310) tai tieto laitetunnisteen ID(B) määrittämiseksi ja edelliseen, edullisesti vahvistettuun, tiedonsiirtotapahtumaan liittyvä ensimmäinen tarkistusarvo  $CS_1(B)$  (312). Tämän jälkeen määritetään uudelle tiedonsiirtotapahtumalle toinen tarkistusarvo  $CS_2(B)$  (314). Laitetunnisteen ID(B) (310) ja ensimmäisen tarkistusarvon  $CS_1(B)$  (312) haku sekä toisen tarkistusarvon  $CS_2(B)$  määrittäminen (314) voidaan suorittaa keskenään missä järjestyksessä tahansa.

Laitetunniste ID(B) sekä ensimmäinen  $CS_1(B)$  että toinen  $CS_2(B)$  tarkistusarvo lähetetään kuittausviestissä (316) ensimmäiselle elektroniikkalaitteelle A (200), minkä jälkeen verrataan keskenään (318) ensimmäisen ja toisen elektroniikkalaitteen, A (200) ja B (202), laitetunnisteita ID(A) ja ID(B).

Ensimmäisen elektroniikkalaitteen A (200) käsittämän NVRAM-cache-muistikomponentin NVC(A) (212) ja toisen elektroniikkalaitteen B (202) käsittämän NVRAM-cache-muistikomponentin NVC(B) (214) sisällöt saatetaan vastaamaan toisiaan (320), mikäli elektroniikkalaitteiden A (200) ja B (202) laitetunnisteet ID(A) ja ID(B) eivät vastaa toisiaan vertailussa (318). Tämä voidaan toteuttaa esimerkiksi kopiaimalla cache-muistikomponentin NVC(A) (212) sisältö osittain tai kokonaan cache-muistikomponenttiin NVC(B) (214),

kopioimalla cache-muistikomponentin NVC(B) (214) sisältö osittain tai kokonaan cache-muistikomponenttiin NVC(A) (212), kopioimalla ainakin osa cache-muistikomponenttien, NVC(A) (212) ja NVC(B) (214), sisällöistä ristikkäin tai tyhjentämällä molempien cache-muistikomponenttien, NVC(A) (212) ja NVC(B) (214), sisällöt osittain tai kokonaan. Tämän jälkeen voidaan suorittaa kättelymenettely uudelleen osittain tai kokonaan, esimerkiksi alkaen laitetunnisteen ID(A) hausta (302).

Mikäli ensimmäinen ja toinen laitetunniste, ID(A) ja ID(B), vastaavat toisiaan, verrataan seuraavaksi keskenään (322) ensimmäisiä tarkistusarvoja, CS<sub>1</sub>(A) ja CS<sub>1</sub>(B). Ensimmäisen elektroniikkalaitteen A (200) käsittämän NVRAM-cache-muistikomponentin NVC(A) (212) ja toisen elektroniikkalaitteen B (202) käsittämän NVRAM-cache-muistikomponentin NVC(B) (214) sisällöt saatetaan vastaamaan toisiaan (320), mikäli elektroniikkalaitteiden, A (200) ja B (202), ensimmäiset tarkistusarvot, CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), eivät vastaa toisiaan vertailussa (322). Tämä voidaan toteuttaa esimerkiksi aiemmin esitetyllä tavalla.

Mikäli ensimmäiset tarkistusarvot, CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), vastaavat toisiaan, verrataan (324) keskenään toisia tarkistusarvoja, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B). Edelleen ensimmäisen elektroniikkalaitteen A (200) käsittämän NVRAM-cache-muistikomponentin NVC(A) (212) ja toisen elektroniikkalaitteen B (202) käsittämän NVRAM-cache-muistikomponentin NVC(B) (214) sisällöt saatetaan vastaamaan toisiaan (326) esimerkiksi aiemmin esitetyllä tavalla, tai lähettämällä kuittausviesti (316) uudelleen, mikäli elektroniikkalaitteiden A (200) ja B (202) toiset tarkistusarvot, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B), eivät vastaa toisiaan vertailussa (324). Mikäli kuittausviesti (316) lähetetään uudelleen, laitetunnisteita (318), ID(A) ja ID(B), ensimmäisiä tarkistusarvoja (322), CS<sub>1</sub>(A) ja CS<sub>1</sub>(B), ja/tai toisia tarkistusarvoja (324), CS<sub>2</sub>(A) ja CS<sub>2</sub>(B) voidaan verrata uudelleen, minkä perusteella suoritetaan tarvittavat jatkotoimenpiteet esimerkiksi aiemmin esitetyllä tavalla. Mikäli toiset tarkistusarvot, CS<sub>2</sub>(A) ja CS<sub>2</sub>(B), vastaavat toisiaan, todetaan NVRAM-cache-muistikomponenttien, NVC(A) (212) ja NVC(B) (214), sisältöjen vastaavan toisiaan (328).

Elektroniikkalaitteiden, A (200) ja B (292), välinen tiedonsiirto voidaan toteuttaa monella eri tavalla. Erään edullisen suoritusmuodon mukaan ei käytetä tiedon hakua elektroniikkalaitteen, A (200) ja/tai B (202), käsittämästä tiedostojärjestelmästä FS, vaan tietoa luetaan cache-muistikomponenttiin jatkuvasti. Tämä suoritusmuoto on edullinen tapa

toteuttaa tiedonsiirto, mikäli cache-muistikomponentti on tarpeeksi suuri voidakseen tallentaa minkä tahansa siirrettävän tiedoston. Esimerkiksi 8 Mtavun NVRAM-cache-muistikomponentti on yleisesti riittävä lähes kaikelle MP3-liikenteelle, jossa tyypillinen tiedostokoko on noin 3 – 6 Mtavua. Tällöin siirron keskeyttäminen ei vaikuta tiedon robustisuuteen. Kopioitaessa NVRAM-cache-muistin sisältö toiseen NVRAM-cache-muistiin todennäköisyys tiedon korruptoitumiselle on hyvin pieni, vaikka keskeytys olisi pitkä tai jompi kumpi elektroniikkalaitteista, A (200) tai B (202) käynnistettäisiin uudelleen. Haihtuvilla cache-muistikomponenteilla, kuten SRAM-cache-muistikomponenteilla, tämä vaatisi koko tiedonsiirron alustamisen uudelleen, mutta haihtumattomien cache-muistikomponenttien, kuten NVRAM-cache-muistikomponenttien, NVC(A) (212) ja NVC (B) (214), tapauksessa edellytetään ainoastaan pieniä edellä mainittuja tarkistuksia, jotta voidaan varmistaa, ettei NVRAM-cache-muistikomponentit, NVC(A) (212) ja NVC(B) (214), ole korruptoituneita. Edullisesti NVRAM-cache-muistikomponentit, NVC(A) ja NVC(B), ovat tallennuskapasiteetiltaan suurempia kuin suurimman tiedoston koko.

Eräässä toisessa edullisessa suoritusmuodossa tieto haetaan siten, että jokainen haettu tieto mahtuu NVRAM-cache-muistikomponenttiin, NVC(A) (212) ja/tai NVC(B) (214), tai siihen NVRAM-cache-muistin osaan, joka on varattu tiedonsiirrolle.

Eräässä kolmannessa edullisessa suoritusmuodossa tiedon haku tehdään pysyvän tiedostojärjestelmän FS sisällä. Siirrettävät tiedostot ositetaan edullisesti palasiksi, jotka voidaan siirtää yksi kerrallaan. Mikäli tiedostot pysyvässä tiedostojärjestelmässä FS ovat suojattuja tiedonsiirron aikana, niitä ei tarvitse tarkistaa tiedonsiirron keskeytyessä. Suojaus voidaan yleisesti tehdä esimerkiksi lukitsemalla tiedosto tai edullisesti luomalla tiedostojärjestelmässä FS tiedostolle niin sanottu haettu peiliversio, joka siirretään haku kerrallaan.

Kuvio 4 esittää erästä näytealgoritmia tiedoston lukemiseksi ulkoisesta varastointilaitteesta SD (402). Algoritmin toiminnallisuutta voidaan laajentaa myös kirjoittamiseen massamuistiin tai mihin tahansa yksisuuntaisen tiedonkulkuun. Algoritmillä voi olla myös muita edullisia suoritusmuotoja kuin tässä on esitetty. Seuraavat algoritmit ovat riippumattomia tilanvaraustaulukon FAT (File Allocation Table) suoritusmuodoista. Edullisessa suoritusmuodossa

tilanvaraustaulukot FAT on tallennettu NVRAM-cache-muistikomponentteihin, jolloin synkronointi on yksinkertaisempaa ja robustimpaa.

Tiedoston lukeminen ulkoisesta varastointilaitteesta SD (402) voidaan suorittaa esimerkiksi seuraavalla tavalla. Lähetetään ensin hakupyyntö (Access Request) tilanvaraustaulukon MPFAT (404) käsittävän elektroniikkalaitteen, kuten matkaviestimen MP (400), tiedostojärjestelmästä MPFS (406) matkaviestimen MP (400) ajurille MPDR (408). Tarkistetaan tilanvaraustaulukon MPFAT (404) peiliversio MPFAT' (410), jotta nähdään tiedoston pituus FR ja osoitin FR' muistiavaruudessa. Varataan osoitin F0' ja alue F0 = FR matkaviestimen MP (400) tiedostojärjestelmästä MPFS (406). Lähetetään hakupyyntö langattoman yhteyden, kuten Bluetooth-yhteyden BT (412), ajurille BTDR (414). Avataan ja alustetaan esimerkiksi Bluetooth-yhteys BT (412) matkaviestimen MP (400) ja ulkoisen varastointilaitteen SD (402) välille. Tarkistetaan aiemmin esitetyllä kättelymenettelyllä, ovatko tilanvaraustaulukon peiliversion MPFAT' (410) ja todellisen tilanvaraustaulukon MPFAT (404) sisällöt yhteneviä.

Mikäli matkaviestimen MP (400) tilanvaraustaulukon peili- ja todellinen versio, MPFAT' (410) ja MPFAT (404), eivät ole yhteneviä, tehdään tilanvaraustaulukon MPFAT (404) synkronointi. Tarkistetaan tilanvaraustaulukon SDFAT (420) peiliversio SDFAT' (422), jotta nähdään tiedoston pituus ja osoitin muistiavaruudessa. Varataan varastointilaitteen SD (402) ajurissa SDDR (416) NVRAM-cache-muistikomponentin NVC(SD) (418) osoitin XM'. Kopioidaan tilanvaraustaulukko SDFAT (420) varastointilaitteen SD (402) NVRAM-cache-muistikomponenttiin NVC(SD) (418) alkaen osoittimesta XM'. Lähetetään osoitin XM' matkaviestimen MP (400) ajurille MPDR (408) Bluetooth-yhteyden BT (412) välityksellä. Varataan osoitin XT' matkaviestimen MP (400) NVRAM-cache-muistikomponentissa NVC(MP) (426). Yleisesti XT' = XM'. Lähetetään varastointilaitteen SD (402) NVRAM-cache-muistikomponentin NVC(SD) (418) sisältö matkaviestimen MP (400) NVRAM-cache-muistikomponentille NVC(MP) (426). Siirron onnistuminen tarkistetaan esimerkiksi aiemmin esitetyllä kättelymenettelyllä. Mikäli siirto onnistui, kopioidaan NVRAM-cache-muistikomponentin NVC(MP) (426) sisältö tilanvaraustaulukon peiliversioon MPFAT' (410).

NVRAM-cache-muistikomponentin NVC(MP) (426) kopiointi voidaan suorittaa esimerkiksi seuraavalla tavalla. Lähetetään "lue F0"-komento matkaviestimen MP (400) ajurista MPDR (408) varastointilaitteen SD (402)

ajuriin SDDR (416). Varataan osoitin YM' varastointilaitteen SD (402) NVRAM-cache-muistikomponentista NVC(SD) (418) ja osoitin YT' matkaviestimen MP (400) NVRAM-cache-muistikomponentista NVC(MP) (426). Yleisesti  $XT' = XM'$ . Kopioidaan tiedoston sisältö varastointilaitteen SD (402) tiedostojärjestelmästä SDFS (424) varastointilaitteen SD (402) NVRAM-cache-muistikomponenttiin NVC(SD) (418) alkaen osoittimesta YM'. Jos tiedoston pituus on suurempi kuin NVRAM-cache-muistikomponentin NVC(MP) (426) koko NVS, kopioidaan ainoastaan NVS bittiä kerralla ja synkronoidaan. Edullisesti voidaan olettaa, että tieto on haettu siten, että haku sopii aina NVRAM-cache-muistikomponenttiin. Tällöin ei tarvita moduularitmetiikkaa. Tämä edellyttää kuitenkin NVRAM-cache-muistikomponentin koon määrittämistä tarpeeksi suureksi kattamaan mahdolliset kopiointitapaukset.

Kopiointi voidaan tyypillisesti aloittaa kummankin cache-muistikomponentin ensimmäisestä muistipaikasta, mutta edullisesti kopiointi aloitetaan mistä muistipaikasta tahansa käyttämällä moduloalgebraa seuraavasti:

$$Y = (A + X) \bmod NVS$$

20

missä

Y = uusi fyysinen osoitepaikka

A = fyysinen osoite, josta kirjoittaminen aloitetaan

X = kirjoitettujen loogisten osoitepaikkojen lukumäärä

NVS = NVRAM-cache-muistikomponentin koko

25

Esitetyllä moduloalgebralla voidaan saavuttaa hyvä kirjoitusteho, sillä uusi tiedosto voidaan tyypillisesti kirjoittaa heti edellisen tiedoston perään, ja moduloartimetiikka huolehtii osoitepaikkojen loogisesta siirrosta. Moduloartimetiikkaa soveltamalla NVRAM-cache-muistikomponenttiin voidaan kirjoittaa useita tiedostoja kerrallaan päätelaitteen sisäisellä maksiminopeudella, ja suorittaa synkronointi esimerkiksi ilmarajapinnan yli. Tämän suoritusmuodon etuna on se, että päätelaitteiden käsittämät muistit eivät ole niin sidottuja ilmarajapintaan, joten ilmarajapinta voidaan joissakin tapauksissa jopa piilottaa sovelluksilta, mikä parantaa sovelluksen yleisyyttä ja uudelleenkäytettävyyttä.

35

NVRAM-cache-muistikomponentin NVC(SD) (418) sisältö voidaan kopioida matkaviestimen MP (400) tiedostojärjestelmään MPFS (406). Laitetunnisteita ID(A) ja ID(B) sekä tarkistusarvoja CS<sub>1</sub> ja CS<sub>2</sub> tai vastaavia arvoja käytetään tarkistamaan aiemmin esitetyllä tavalla, onko  
 5 tiedostojärjestelmän MPFS (406) versio sama kuin varastointilaitteessa SD (402). Mikäli tiedostojärjestelmien, MPFS (406) ja SDFS (424), sisällöt ovat yhteneviä, päivitetään matkaviestimen MP (400) tilanvaraustaulukko MPFAT (404). Varastointilaitteeseen SD (402) lähetetään vahvistus onnistuneesta päivityksestä langattoman yhteyden, kuten Bluetooth-yhteyden BT (412),  
 10 välityksellä.

Mikäli tiedonsiirto keskeytetään jossain vaiheessa, tiedon- siirtotapahtumaa voidaan jatkaa esimerkiksi tiedostojen sisältöjen kopioinnista varastointilaitteen SD (402) tiedostojärjestelmästä SDFS (424) varastointilaitteen SD (402) NVRAM-cache-muistikomponenttiin NVC(SD)  
 15 (418), kun on tarkistettu, että tilanvaraustaulukot, SDFAT (420) ja SDFAT' (422), ovat yhä synkronoituja eli ne ovat edelleen synkronissa keskenään. Symmetristen NVRAM-cache-muistikomponenttien, NVC(MP) (422) ja NVC(SD) (418), tilanvaraustaulukkojen, MPFAT (404) ja SDFAT (420), tapauksessa ei ole ainakaan teoriassa tarvetta tarkistaa tiedostojärjestelmiä,  
 20 MPFS (406) ja SDFS (424). Tyypillisesti tarvitaan ainoastaan NVRAM-NVRAM-yhteys, mikäli NVRAM-cache-muistikomponentit, NVC(MP) (422) ja NVC(SD) (418), ovat tarpeeksi suuria tallentamaan koko siirrettävän tiedoston. Haetuille tiedoille voidaan tarvita osittainen tarkistus.

Joissakin tapauksissa voi olla edullista, että useita tiedostoja on  
 25 limitetty yhteen suuntaan, jolloin ne voi olla lähetetty esimerkiksi eri nopeuksilla riippuen niiden kiireellisyydestä. Tämä on mahdollista, koska langaton tiedonsiirtonopeus on suhteellisen hidas.

Lukeminen ja kirjoittaminen yhteen suuntaan voidaan tehdä usealla eri tavalla. Yleisesti helpoin tapa on erottaa cache-muistikomponentit kahdeksi  
 30 tai useammaksi osaksi käyttäen niitä esimerkiksi kahtena erillisenä cache-muistikomponenttina. Jos niiden pituudet ovat NVS1 ja NVS2, käytetään modulo-NVS1- ja modulo-NVS2-algebraa jokaiselle osalle. Tilanvaraustaulukot FAT ainoastaan päivitetään, kun tiedostot on kokonaan ja oikein kopioitu.

Lukeminen ja kirjoittaminen voidaan tehdä myös seuraavalla tavalla.  
 35 Jotta tilanvaraustaulukoiden FAT synkronointi onnistuisi, vaaditaan, että synkronointi on etusijalla kaikista muista operaatioista. Esimerkiksi tyypillisesti

luku- ja kirjoitusoperaatiot keskeytetään kun tehdään tilanvaraustaulukon FAT-synkronointia.

Lukeminen ja kirjoittaminen voidaan tehdä myös kahteen suuntaan. Tämä monimutkaistaa hieman tilanvaraustaulukoiden FAT pitämistä synkronoituina. Tämä voidaan kuitenkin välttää aiemmin esitetyllä tavalla.

Lukeminen ja kirjoittaminen voidaan tehdä myös useisiin suuntiin. Esimerkiksi Bluetooth- ja jotkin muut protokollat mahdollistavat niin sanotun monipisteoperoinnin. Tämä tarkoittaa esimerkiksi tiedostojen kopioimista useista varastointilaitteista SD yhdellä kertaa. Tämä monimutkaistaa huomattavasti tilanvaraustaulukoiden FAT pitämistä synkronoituina. Tämä voidaan kuitenkin välttää aiemmin esitetyllä tavalla.

Kuvion 5 mukaan keksinnön mukainen vertailumenetelmä muistikomponenttien, NVC(A) (504) ja NVC(B) (506), sisältöjen vertailemiseksi voidaan toteuttaa keksinnön mukaisen vertailujärjestelmän eräällä edullisella suoritusmuodolla. Järjestelmän käsittämät ensimmäinen A (500) ja toinen B (502) elektroniikkalaite on järjestetty muodostamaan toisiinsa langaton yhteys WL (508). Ensimmäinen elektroniikkalaite A (500) on järjestetty hakemaan muistista oman laitetunnisteensa ID(A) (510) tai tiedon sen määrittämiseksi ja edelliseen, edullisesti vahvistettuun, tiedonsiirtotapahtumaan liittyvän ensimmäisen tarkistusarvon  $CS_1(A)$  (512) tai tiedon sen määrittämiseksi. Tämän jälkeen ensimmäinen elektroniikkalaite A (500) on järjestetty määrittämään uudelle tiedonsiirtotapahtumalle toisen tarkistusarvon  $CS_2(A)$  (514) tai tiedon sen määrittämiseksi. Laitetunnisteen ID(A) (510) ja ensimmäisen tarkistusarvon  $CS_1(A)$  (512) haku sekä toisen tarkistusarvon  $CS_2(A)$  määrittäminen (514) voidaan suorittaa keskenään missä järjestyksessä tahansa. Tämän jälkeen ensimmäinen elektroniikkalaite A (500) on järjestetty lähettämään toiselle elektroniikkalaitteelle B (502) oma laitetunnisteensa ID(A) (510) sekä ensimmäisen  $CS_1(A)$  (512) että toisen  $CS_2(A)$  (514) tarkistusarvon tai tiedot niiden määrittämiseksi aloitusviestissä INIT (512).

Toinen elektroniikkalaite B (502) on järjestetty vastaanottamaan ensimmäisen elektroniikkalaitteen A (500) lähettämän aloitusviestin INIT (516) ja hakemaan muistista laitetunnisteen ID(B) (518) tai tiedon sen määrittämiseksi ja edelliseen, edullisesti vahvistettuun, tiedonsiirtotapahtumaan liittyvän tarkistusarvon  $CS_1(B)$  (520) tai tiedon sen määrittämiseksi. Tämän jälkeen toinen elektroniikkalaite B (502) on järjestetty määrittämään uudelle tiedonsiirtotapahtumalle toisen tarkistusarvon  $CS_2(B)$

(522). Laitetunnisteen ID(B) (518) ja ensimmäisen tarkistusarvon  $CS_1(B)$  (520) haku sekä toisen tarkistusarvon  $CS_2(B)$  määrittäminen (522) voidaan suorittaa keskenään missä järjestyksessä tahansa. Tämän jälkeen toinen elektroniikkalaite B (502) on järjestetty lähettämään ensimmäiselle elektroniikkalaitteelle A (500) kuittausviestissä ACK INIT (524) laitetunnisteen ID(B) (418) sekä ensimmäisen ja toisen tarkistusarvon,  $CS_1(B)$  (520) ja  $CS_2(B)$  (522) tai tiedon sen määrittämiseksi. Ensimmäinen elektroniikkalaite (500) on järjestetty vastaanottamaan kuittausviestin ACK INIT (524).

Ensimmäinen elektroniikkalaite A (500) on järjestetty vertaamaan (526) keskenään ensimmäisen ja toisen elektroniikkalaitteen, A (500) ja B (502), laitetunnisteita, ID(A) (510) ja ID(B) (518). Ensimmäinen ja/tai toinen elektroniikkalaite, A(500) ja/tai B (502), on järjestetty saattamaan aiemmin esitetyllä tavalla elektroniikkalaitteen A (500) käsittämän cache-muistikomponentin NVC(A) (504) ja toisen elektroniikkalaitteen B (502) käsittämän cache-muistikomponentin NVC(B) (506) sisällöt vastaamaan toisiaan, mikäli ensimmäisen ja toisen elektroniikkalaitteen, A (500) ja B (502), laitetunnisteet, ID(A) (510) ja ID(B) (518), eivät vastaa toisiaan vertailussa (526).

Mikäli laitetunnisteet, ID(A) (510) ja ID(B) (518), vastaavat toisiaan (528), ensimmäinen elektroniikkalaite A (500) on järjestetty vertaamaan (530) keskenään ensimmäisiä tarkistusarvoja,  $CS_1(A)$  (512) ja  $CS_1(B)$  (520). Ensimmäinen ja/tai toinen elektroniikkalaite, A (500) ja/tai B (502), on järjestetty saattamaan aiemmin esitetyllä tavalla elektroniikkalaitteen A (500) käsittämän cache-muistikomponentin NVC(A) (504) ja toisen elektroniikkalaitteen B (502) käsittämän cache-muistikomponentin NVC(B) (506) sisällöt vastaamaan toisiaan, mikäli ensimmäisen A (500) ja toisen B (502) elektroniikkalaitteen ensimmäiset tarkistusarvot,  $CS_1(A)$  ja  $CS_1(B)$ , eivät vastaa toisiaan vertailussa.

Mikäli ensimmäiset tarkistusarvot,  $CS_1(A)$  ja  $CS_1(B)$  vastaavat toisiaan (532), ensimmäinen elektroniikkalaite A (500) on järjestetty vertaamaan (534) keskenään toisia tarkistusarvoja,  $CS_2(A)$  ja  $CS_2(B)$ . Ensimmäinen ja/tai toinen elektroniikkalaite A (500) ja/tai B (502), on järjestetty saattamaan aiemmin esitetyllä tavalla elektroniikkalaitteen A (500) käsittämän cache-muistikomponentin NVC(A) (504) ja toisen elektroniikkalaitteen B (502) käsittämän cache-muistikomponentin NVC(B) (506) sisällöt vastaamaan toisiaan, tai vaihtoehtoisesti toinen elektroniikkalaite B (502) on järjestetty



lähettämään kuittausviesti ACK INIT (524) uudelleen ensimmäiselle elektroniikkalaitteelle A (500), mikäli ensimmäisen ja toisen elektroniikkalaitteen, A (500) ja B (502), toiset tarkistusarvot,  $CS_2(A)$  ja  $CS_2(B)$ , eivät vastaa toisiaan vertailussa. Mikäli toinen elektroniikkalaite B (502) lähettää

5 kuittausviestin ACK INIT (524) uudelleen, ensimmäinen elektroniikkalaite A (500) on järjestetty vertailemaan uudelleen laitetunnisteita, ID(A) ja ID(B), ensimmäisiä tarkistusarvoja,  $CS_1(A)$  ja  $CS_1(B)$ , ja/tai toisia tarkistusarvoja,  $CS_2(A)$  ja  $CS_2(B)$ , minkä perusteella suoritetaan jatkotoimenpiteet esimerkiksi aiemmin esitetyllä tavalla. Mikäli toiset tarkistusarvot,  $CS_2(A)$  ja  $CS_2(B)$ ,

10 vastaavat toisiaan (536), ensimmäinen ja/tai toinen elektroniikkalaite, A (500) ja B (502), on järjestetty toteamaan cache-muistikomponenttien, NVC(A) (504) ja NVC(B) (506), sisältöjen vastaavan toisiaan (538).

Edellä on kuvattu vertailumenetelmä ja -järjestelmä muistikomponenttien sisältöjen vertailemiseksi. Vertailutoiminnallisuus voidaan

15 edullisesti aikaansaada elektroniikkalaitteeseen sovitettavissa olevalla ohjelmistotuotteella, joka käsittää ohjelmistokoodin ensimmäisen elektroniikkalaitteen A identifiointiseksi käytettävän laitetunnisteen ID(A), aiempaan tiedonsiirtotapahtumaan liittyvän ensimmäisen tarkistusarvon  $CS_1(A)$  ja toiseen tiedonsiirtotapahtumaan liittyvän toisen tarkistusarvon

20  $CS_2(A)$  määrittämiseksi, toisen elektroniikkalaitteen B laitetunnisteen ID(B) sekä ensimmäisen ja toisen tarkistusarvon,  $CS_1(B)$  ja  $CS_2(B)$ , tai niiden määrittämiseksi käytettävien tietojen vastaanottamiseksi, ensimmäisen ja toisen elektroniikkalaitteen, A ja B, laitetunnisteiden, ID(A) ja ID(B), ensimmäisten tarkistusarvojen,  $CS_1(A)$  ja  $CS_1(B)$ , ja toisten tarkistusarvojen,

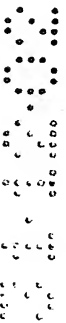
25  $CS_2(A)$  ja  $CS_2(B)$ , vertailemiseksi keskenään, muistikomponentin NVC(A) sisällön päivittämiseksi vastaamaan toisen elektroniikkalaitteen B käsittämän muistikomponentin NVC(B) sisältöä, mikäli laitetunnisteet ID(A) ja ID(B), ensimmäiset tarkistusarvot  $CS_1(A)$  ja  $CS_1(B)$ , tai toiset tarkistusarvot,  $CS_2(A)$  ja  $CS_2(B)$ , eivät vastaa toisiaan, ja ensimmäisen elektroniikkalaitteen A

30 muistikomponentin NVC(A) ja toisen elektroniikkalaitteen B muistikomponentin NVC(B) sisältöjen vastaavuuden toteamiseksi, mikäli laitetunnisteet, ID(A) ja ID(B), ensimmäiset tarkistusarvot,  $CS_1(A)$  ja  $CS_1(B)$ , ja toiset tarkistusarvot,  $CS_2(A)$  ja  $CS_2(B)$ , vastaavat toisiaan.

Alan ammattilaiselle on ilmeistä, että tekniikan kehittyessä

35 keksinnön perusajatus voidaan toteuttaa monin eri tavoin. Esimerkiksi cache-muistikomponenttien, NVC(A) ja NVC(B), sisällöt voidaan yhtenäistää myös

jollakin muulla tavalla kuin tässä on erikseen esitetty. Keksintö ja sen suoritusmuodot eivät siten rajoitu yllä kuvattuihin esimerkkeihin, vaan ne voivat vaihdella patenttivaatimusten puitteissa.



**Patenttivaatimukset**

1. Menetelmä ensimmäisen ja toisen elektroniikkalaitteen (A, B) käsittämien muistikomponenttien (NVC(A), NVC(B)) sisältöjen vertailemiseksi, jotka elektroniikkalaitteet (A, B) on järjestetty muodostamaan tiedonsiirtoyhteys  
5 toistensa välille, ja jotka elektroniikkalaitteet käsittävät laitetunnisteet (ID(A), ID(B)),

t u n n e t t u siitä, että:

määritetään ensimmäisen ja toisen elektroniikkalaitteen (A, B) laitetunnisteet (ID(A), ID(B)), aiempaan tiedonsiirtotapahtumaan liittyvät  
10 ensimmäiset tarkistusarvot (CS<sub>1</sub>(A), CS<sub>1</sub>(B)) ja toiseen tiedonsiirtotapahtumaan liittyvät toiset tarkistusarvot (CS<sub>2</sub>(A), CS<sub>2</sub>(B)),

lähetetään ensimmäiseltä elektroniikkalaitteelta (A) toiselle elektroniikkalaitteelle (B) aloitusviesti (INIT), joka käsittää ainakin ensimmäisen laitetunnisteen (ID(A)) sekä ensimmäisen ja toisen (CS<sub>1</sub>(A), CS<sub>2</sub>(A))  
15 tarkistusarvon tai tiedot niiden määrittämiseksi, ja

verrataan keskenään ensimmäisen ja toisen elektroniikkalaitteen (A, B) laitetunnisteita (ID(A), ID(B)), ensimmäisiä tarkistusarvoja (CS<sub>1</sub>(A), CS<sub>1</sub>(B)) ja toisia tarkistusarvoja (CS<sub>2</sub>(A), CS<sub>2</sub>(B)), minkä seurauksena:

saatetaan muistikomponenttien (NVC(A), NVC(B)) sisällöt  
20 vastaamaan toisiaan vasteena sille, että laitetunnisteet (ID(A), ID(B)), ensimmäiset tarkistusarvot (CS<sub>1</sub>(A), CS<sub>1</sub>(B)) tai toiset tarkistusarvot (CS<sub>2</sub>(A), CS<sub>2</sub>(B)) eivät vastaa toisiaan.

2. Patenttivaatimuksen 1 mukainen menetelmä,

t u n n e t t u siitä, että

25 todetaan muistikomponenttien (NVC(A), NVC(B)) sisältöjen vastaavan toisiaan vasteena sille, että laitetunnisteet (ID(A), ID(B)), ensimmäiset tarkistusarvot (CS<sub>1</sub>(A), CS<sub>1</sub>(B)) ja toiset tarkistusarvot (CS<sub>2</sub>(A), CS<sub>2</sub>(B)) vastaavat toisiaan.

3. Patenttivaatimuksen 1 tai 2 mukainen menetelmä,

30 t u n n e t t u siitä, että

mainittu ensimmäinen ja/tai toinen tarkistusarvo (CS<sub>1</sub>(A), CS<sub>1</sub>(B), CS<sub>2</sub>(A), CS<sub>2</sub>(B)) käsittävät mainitun laitetunnisteen (ID(A), ID(B)).

4. Jonkin edellisen patenttivaatimuksen mukainen menetelmä,

t u n n e t t u siitä, että

35 määritetään ensimmäisen ja toisen elektroniikkalaitteen (A, B) laitetunnisteet (ID(A), ID(B)) ja/tai ensimmäiset tarkistusarvot (CS<sub>1</sub>(A), CS<sub>1</sub>(B))

hakemalla ne tai tiedot niiden määrittämiseksi elektroniikkalaitteen (A, B) muistista.

5. Jonkin edellisen patenttivaatimuksen mukainen menetelmä,  
tunnnettu siitä, että

5 määritetään toisen elektroniikkalaitteen (B) laitetunniste (ID(B)) sekä ensimmäinen ja toinen tarkistusarvo ( $CS_1(B)$ ,  $CS_2(B)$ ), vasteena sille, että toinen elektroniikkalaite (B) on vastaanottanut mainitun aloitusviestin (INIT).

6. Jonkin edellisen patenttivaatimuksen mukainen menetelmä,  
tunnnettu siitä, että

10 lähetetään toiselta elektroniikkalaitteelta (B) ensimmäiselle elektroniikkalaitteelle (A) ainakin toisen elektroniikkalaitteen (B) laitetunnisteen (ID(B)) sekä ensimmäisen ja toisen ( $CS_1(B)$ ,  $CS_2(B)$ ) tarkistusarvon tai tiedon niiden määrittämiseksi käsittävä kuittausviesti (ACK INIT) vasteena sille, että toisen elektroniikkalaitteen (B) laitetunniste (ID(B)) sekä ensimmäinen että  
15 toinen tarkistusarvo ( $CS_1(B)$ ,  $CS_2(B)$ ) on määritetty.

7. Jonkin edellisen patenttivaatimuksen mukainen menetelmä,  
tunnnettu siitä, että

20 verrataan ensimmäisiä tarkistusarvoja ( $CS_1(A)$ ,  $CS_1(B)$ ) vasteena sille, että mainitut laitetunnisteet (ID(A), ID(B)) vastaavat toisiaan, minkä seurauksena:

saatetaan mainittujen muistikomponenttien (NVC(A), NVC(B)) sisällöt vastaamaan toisiaan vasteena sille, että mainitut ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) eivät vastaa toisiaan.

8. Jonkin edellisen patenttivaatimuksen mukainen menetelmä,  
25 tunnettu siitä, että

verrataan toisia tarkistusarvoja ( $CS_2(A)$ ,  $CS_2(B)$ ) vasteena sille, että ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) vastaavat toisiaan, minkä seurauksena:

30 saatetaan muistikomponenttien (NVC(A), MVC(B)) sisällöt vastaamaan toisiaan vasteena sille, että toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ) eivät vastaa toisiaan.

9. Patenttivaatimuksen 6 mukainen menetelmä,  
tunnnettu siitä, että

35 verrataan toisia tarkistusarvoja ( $CS_2(A)$ ,  $CS_2(B)$ ) vasteena sille, että ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) vastaavat toisiaan, minkä seurauksena:

lähetetään mainittu kuittausviesti (ACK INIT) uudelleen vasteena sille, että toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ) eivät vastaa toisiaan.

10. Järjestelmä, joka käsittää ainakin ensimmäisen ja toisen elektroniikkalaitteen (A, B), jotka elektroniikkalaitteet (A, B) käsittävät  
5 laitetunnisteet ( $ID(A)$ ,  $ID(B)$ ), sekä välineet tiedonsiirtoyhteyden muodostamiseksi toiseen elektroniikkalaitteeseen (A, B),

tunnettu siitä, että:

ensimmäinen ja toinen elektroniikkalaite (A, B) on järjestetty määrittämään laitetunnisteet ( $ID(A)$ ,  $ID(B)$ ), aiempaan tiedonsiirtotapahtumaan  
10 liittyvät ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) ja toiseen tiedonsiirtotapahtumaan liittyvät toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ),

ensimmäinen elektroniikkalaite (A) on järjestetty lähettämään toiselle elektroniikkalaitteelle (B) aloitusviesti (INIT), joka käsittää ainakin ensimmäisen laitetunnisteen ( $ID(A)$ ) sekä ensimmäisen ja toisen ( $CS_1(A)$ ,  
15  $CS_2(A)$ ) tarkistusarvon tai tiedot niiden määrittämiseksi, ja

ensimmäinen ja/tai toinen elektroniikkalaite (A, B) on järjestetty vertaamaan keskenään ensimmäisen ja toisen elektroniikkalaitteen (A, B) laitetunnisteita ( $ID(A)$ ,  $ID(B)$ ), ensimmäisiä tarkistusarvoja ( $CS_1(A)$ ,  $CS_1(B)$ ) ja toisia tarkistusarvoja ( $CS_2(A)$ ,  $CS_2(B)$ ), minkä seurauksena:

20 ensimmäinen ja/tai toinen elektroniikkalaite (A, B) on järjestetty saattamaan muistikomponenttien ( $NVC(A)$ ,  $NVC(B)$ ) sisällöt vastaamaan toisiaan vasteena sille, että laitetunnisteet ( $ID(A)$ ,  $ID(B)$ ), ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) tai toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ) eivät vastaa toisiaan.

25 11. Patenttivaatimuksen 10 mukainen järjestelmä,

tunnettu siitä, että

ensimmäinen ja/tai toinen elektroniikkalaite (A, B) on järjestetty toteamaan muistikomponenttien ( $NVC(A)$ ,  $NVC(B)$ ) sisältöjen vastaavan toisiaan vasteena sille, että laitetunnisteet ( $ID(A)$ ,  $ID(B)$ ), ensimmäiset  
30 tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) ja toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ) vastaavat toisiaan.

12. Patenttivaatimuksen 10 tai 11 mukainen järjestelmä,

tunnettu siitä, että

mainittu ensimmäinen ja/tai toinen tarkistusarvo ( $CS_1(A)$ ,  $CS_1(B)$ ,  
35  $CS_2(A)$ ,  $CS_2(B)$ ) käsittävät mainitun laitetunnisteen ( $ID(A)$ ,  $ID(B)$ ).

13. Elektroniikkalaite (A), joka käsittää muistikomponentin (NVC(A)), laitetunnisteen (ID(A)) ja välineet tiedonsiirtoyhteyden muodostamiseksi toiseen elektroniikkalaitteeseen (B),

t u n n e t t u siitä, että mainittu elektroniikkalaite (A) käsittää:

5 välineet laitetunnisteen (ID(A)), aiempaan tiedonsiirtotapahtumaan liittyvän ensimmäisen tarkistusarvon ( $CS_1(A)$ ) ja toiseen tiedonsiirtotapahtumaan liittyvän toisen tarkistusarvon ( $CS_2(A)$ ) määrittämiseksi,

välineet toisen elektroniikkalaitteen (B) laitetunnisteen (ID(B)) sekä ensimmäisen ja toisen ( $CS_1(B)$ ,  $CS_2(B)$ ) tarkistusarvon tai niiden  
10 määrittämiseksi käytettävien tietojen vastaanottamiseksi,

välineet mainitun elektroniikkalaitteen (A) ja toisen elektroniikkalaitteen (B) laitetunnisteiden (ID(A), ID(B)), ensimmäisten tarkistusarvojen ( $CS_1(A)$ ,  $CS_1(B)$ ) ja toisten tarkistusarvojen ( $CS_2(A)$ ,  $CS_2(B)$ ) vertailemiseksi keskenään, ja

15 välineet muistikomponentin (NVC(A)) sisällön päivittämiseksi vastaamaan toisen elektroniikkalaitteen (B) muistikomponentin (NVC(B)) sisältöä vasteena sille, että mainitut laitetunnisteet (ID(A), ID(B)), ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) tai toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ) eivät vastaa toisiaan.

20 14. Patenttivaatimuksen 13 mukainen elektroniikkalaite (A),

t u n n e t t u siitä, että mainittu elektroniikkalaite (A) käsittää lisäksi:

välineet mainitun elektroniikkalaitteen (A) muistikomponentin (NVC(A)) ja mainitun toisen elektroniikkalaitteen (B) muistikomponentin (NVC(B)) sisältöjen vastaavuuden toteamiseksi vasteena sille, että  
25 laitetunnisteet (ID(A), ID(B)), ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) ja toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ) vastaavat toisiaan.

15. Patenttivaatimuksen 13 tai 14 mukainen elektroniikkalaite (A),

t u n n e t t u siitä, että mainittu elektroniikkalaite (A) käsittää lisäksi:

30 välineet elektroniikkalaitteen (A) laitetunnisteen (ID(A)) ja/tai ensimmäisen tarkistusarvon ( $CS_1(A)$ ) määrittämiseksi hakemalla ne tai tiedot niiden määrittämiseksi mainitun elektroniikkalaitteen (A) muistista.

16. Ohjelmistotuote elektroniikkalaitteiden (A, B) käsittämien muistikomponenttien (NVC(A), NVC(B)) sisältöjen vertailemiseksi,

t u n n e t t u siitä, että mainittu ohjelmistotuote käsittää:

35 ohjelmistokoodin laitetunnisteen (ID(A)), aiempaan tiedonsiirtotapahtumaan liittyvän ensimmäisen tarkistusarvon ( $CS_1(A)$ ) ja toiseen

tiedonsiirtotapahtumaan liittyvän toisen tarkistusarvon ( $CS_2(A)$ ) määrittämiseksi,

5 ohjelmistokoodin toisen elektroniikkalaitteen (B) laitetunnisteen ( $ID(B)$ ) sekä ensimmäisen ja toisen ( $CS_1(B)$ ,  $CS_2(B)$ ) tarkistusarvon tai niiden määrittämiseksi käytettävien tietojen vastaanottamiseksi,

ohjelmistokoodin mainitun elektroniikkalaitteen (A) ja toisen elektroniikkalaitteen (B) laitetunnisteen ( $ID(A)$ ,  $ID(B)$ ), ensimmäisten tarkistusarvojen ( $CS_1(A)$ ,  $CS_1(B)$ ) ja toisten tarkistusarvojen ( $CS_2(A)$ ,  $CS_2(B)$ ) vertailemiseksi keskenään, ja

10 ohjelmistokoodin muistikomponentin ( $NVC(A)$ ) sisällön päivittämiseksi vastaamaan toisen elektroniikkalaitteen (B) muistikomponentin ( $NVC(B)$ ) sisältöä vasteena sille, että mainitut laitetunnisteen ( $ID(A)$ ,  $ID(B)$ ), ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) tai toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ) eivät vastaa toisiaan.

15 17. Patenttivaatimuksen 16 mukainen ohjelmistotuote,

t u n n e t t u siitä, että ohjelmistotuote käsittää lisäksi:

ohjelmistokoodin mainitun elektroniikkalaitteen (A) muistikomponentin ( $NVC(A)$ ) ja mainitun toisen elektroniikkalaitteen (B) muistikomponentin ( $NVC(B)$ ) sisältöjen vastaavuuden toteamiseksi vasteena  
 20 sille, että laitetunnisteen ( $ID(A)$ ,  $ID(B)$ ), ensimmäiset tarkistusarvot ( $CS_1(A)$ ,  $CS_1(B)$ ) ja toiset tarkistusarvot ( $CS_2(A)$ ,  $CS_2(B)$ ) vastaavat toisiaan.

**(57) Tiivistelmä**

Menetelmä, järjestelmä, laite ja ohjelmistotuote elektroniikkalaitteiden käsittämien muistikomponenttien sisältöjen vertailemiseksi. Elektroniikkalaitteiden välille muodostetaan tiedonsiirtoyhteys ja elektroniikkalaitteissa määritetään laitetunnisteet ja tarkistusarvot. Ensimmäiseltä elektroniikkalaitteelta lähetetään toiselle elektroniikkalaitteelle aloitusviesti, joka käsittää laitetunnisteen ja tarkistusarvon. Ensimmäisen ja toisen elektroniikkalaitteen laitetunnisteita ja tarkistusarvoja verrataan keskenään, minkä seurauksena muistikomponenttien sisällöt saatetaan vastaamaan toisiaan tai muistikomponenttien sisältöjen todetaan vastaavan toisiaan.

(Kuvio 2)



1/4  
L6

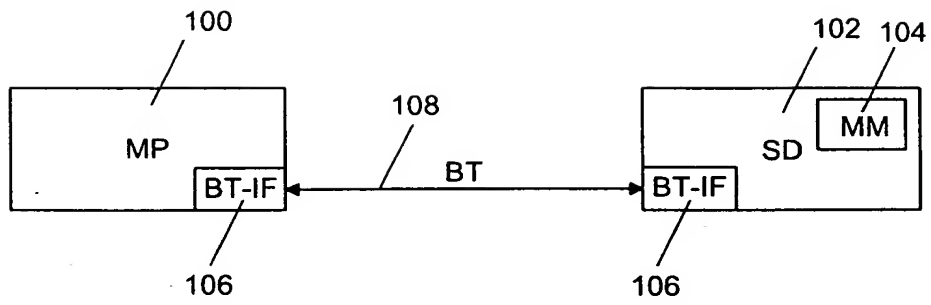


Fig. 1.

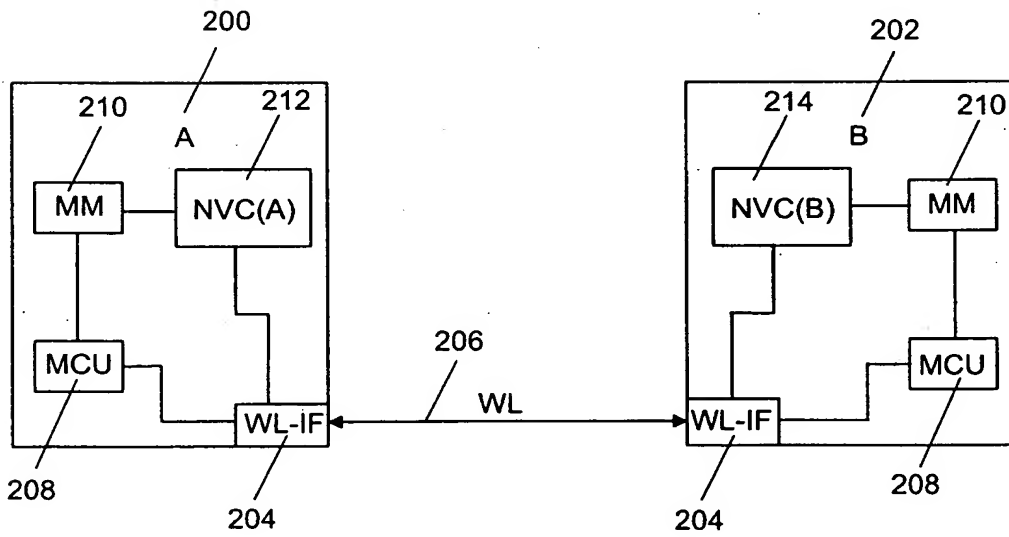


Fig. 2.

2/4  
L6

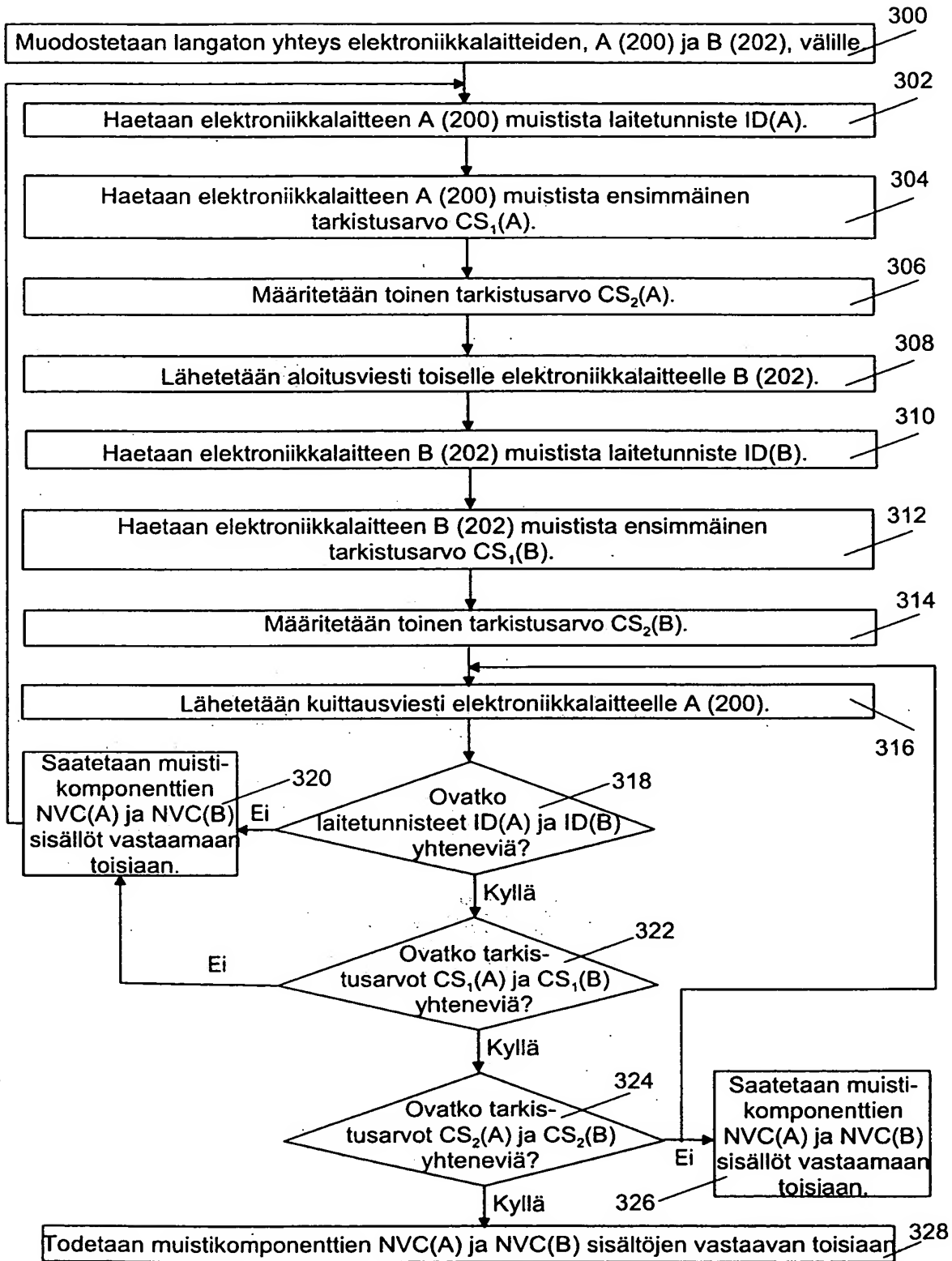


Fig. 3.

3/4  
L6

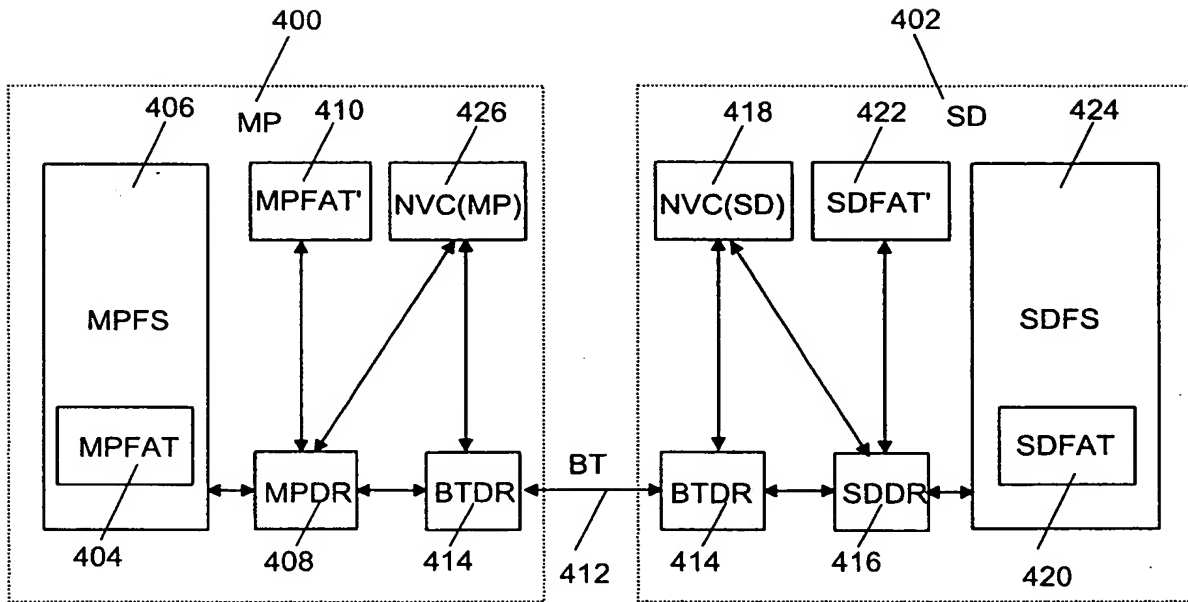


Fig. 4.

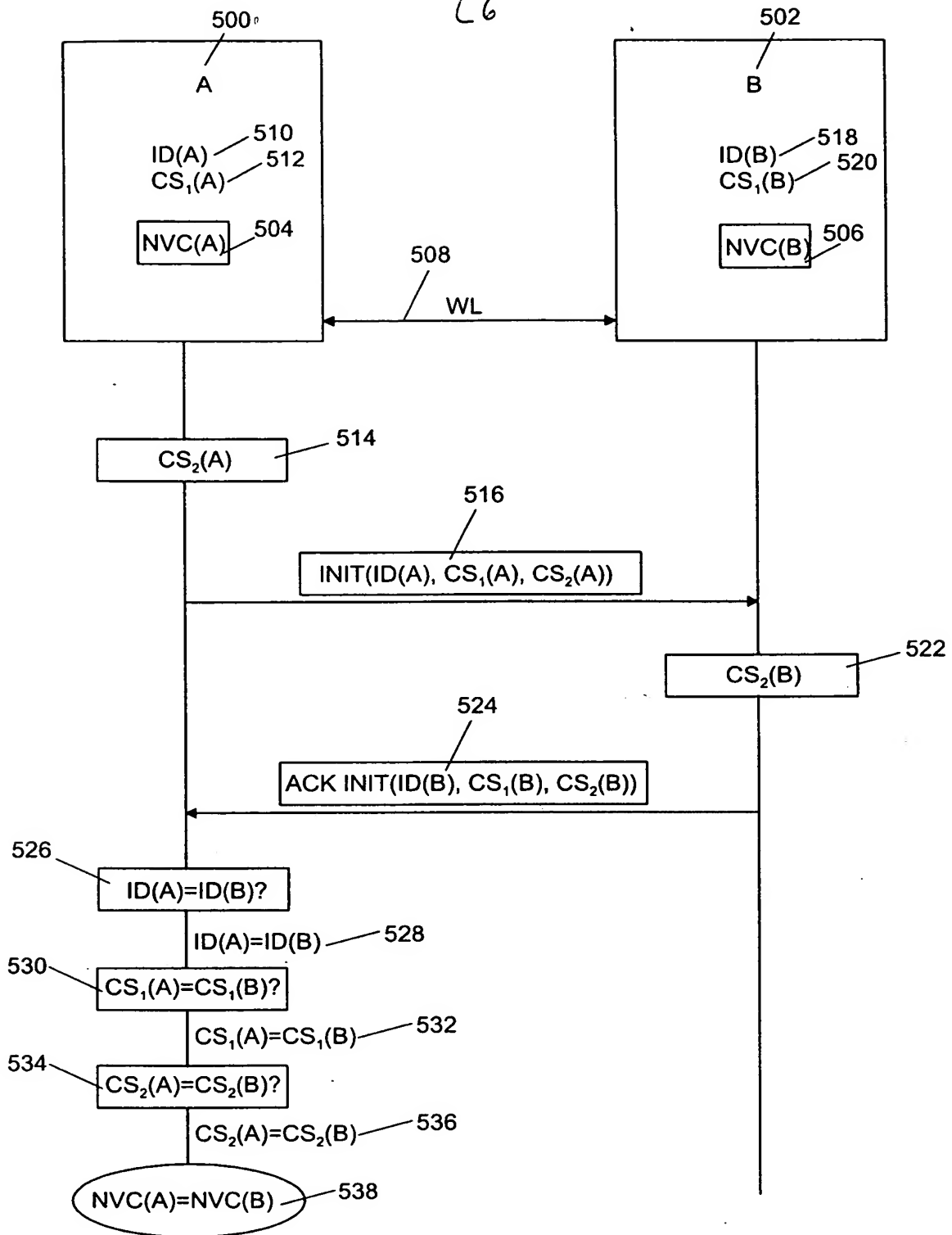


Fig. 5.